



#2
218/2-20-03
ce

PATENT
Docket No. JCLA8269
page 1

IN THE UNITED STATE PATENT AND TRADEMARK OFFICE

In re application of : CHAU-CHAD TSAI et al.

Application No. : 10/065,524

Filed : October 25,2002

METHOD OF HOT SWITCHING DATA
For : TRANSFER RATE ON BUS

Certificate of Mailing

I hereby certify that this correspondence and all marked attachments are being deposited with the United States Postal Service as certified first class mail in an envelope addressed to: Assistant Commissioner for Patents, Washington, D.C. 20231, on

December 20, 2002

(Date)

Jiawei Huang, Reg. No. 43,330

Examiner :

RECEIVED

JAN 02 2003

ASSISTANT COMMISSIONER FOR PATENTS
WASHINGTON, D.C. 20231

Sir:

Technology Center 2100

Transmitted herewith is a certified copy of Taiwan Application No. 90131022 filed on December 14, 2001.

A return prepaid postcard is also included herewith.

It is believed no fee is due. However, the Commissioner is authorized to charge any fees required, including any fees for additional extension of time, or credit overpayment to Deposit Account No. 50-0710 (Order No. JCLA8269).

Date:

12 / 20 / 2002

By:

Jiawei Huang

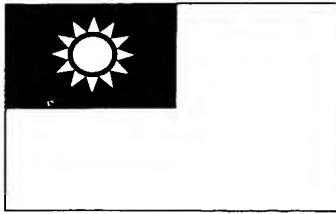
Registration No. 43,330

Please send future correspondence to:

J. C. Patents
4 Venture, Suite 250
Irvine, California 92618
(949) 660-0761

JCLF18269

10/065,624



中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereunder:

申請日：西元 2001 年 12 月 14 日
Application Date

申請案號：090131022
Application No.

RECEIVED

JAN 02 2003

申請人：威盛電子股份有限公司
Applicant(s) Technology Center 2100

局長

Director General

蔡練生

2002 年 11 月 29 日

發文日期：西元 2002 年 11 月 29 日
Issue Date

發文字號：
Serial No.

09111023285

申請日期	
案 號	090131022
類 別	

A4
C4

(以上各欄由本局填註)

發 明 型 專 利 說 明 書		
一、發明 新型名稱	中 文	熱切換匯流排上的資料傳輸率之方法
	英 文	
二、發明 創作人	姓 名	1 蔡兆爵 2 蔡奇哲 3 高智國
	國 籍	中華民國
三、申請人	住、居所	1 台北市南京東路五段 251 巷 50 弄 5-3 號 2 高雄縣仁武鎮竹後村水管路 15 巷 144 弄 39 號 3 台北市舊庄街一段 199 巷 5 弄 7 號 3 樓
	姓 名 (名稱)	威盛電子股份有限公司
	國 籍	中華民國
	住、居所 (事務所)	台北縣新店市中正路 533 號 8 樓
	代 表 人 姓 名	王雪紅

裝

訂

線

四、中文發明摘要(發明之名稱：

熱切換匯流排上的資料傳輸率之方法)

一種熱切換(hot switching)匯流排上的資料傳輸率之方法，用以在控制晶片間的匯流排熱切換其資料傳輸率，而無須經過重開機之程序。也就是當控制晶片間的匯流排需要大量之資料傳輸時，將其熱切換至較高之資料傳輸率，以符合其資料傳輸需求，相反地，若控制晶片間的匯流排資料傳輸需求較小時，則將其熱切換至較低之資料傳輸率，以節省其功率消耗。

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

英文發明摘要(發明之名稱：

)

五、發明說明(|)

本發明是有關於一種匯流排上的資料傳輸，且特別是有關於一種熱切換匯流排上的資料傳輸率之方法。

於此資訊爆炸之時代，資訊的處理及資訊的交換成為追求新知之必然過程，也由於其重要性，使得現今科技之發展，無不以如何達到快速處理及快速傳送資訊為目標，於是分散式的處理環境成為電腦系統中之共同選擇，而於分散式處理的電腦系統中，擔負不同任務之各晶片間，是否能夠快速地交換資訊，成為影響系統效能之一大因素，就以電腦主機板之控制晶片組而言，其北橋晶片及南橋晶片間的匯流排即有大量之資訊傳送需求，因此，其資料傳輸率乃快速地提升，然而，於匯流排上資料傳輸率快速提升的同時，其功率消耗也同步地增加了，於是現今之電腦系統乃徘徊於資料傳輸率及功率消耗的矛盾中，當然，足夠之資料傳輸率是應予滿足的。因此，現今之控制晶片組間匯流排上的資料傳輸率乃於開機並達系統穩定時，固定於一足夠之資料傳輸率，此資料傳輸率必須考量其間之最大傳輸需求，而當此控制晶片組間無須如此大量之資料傳輸率時，仍然必須犧牲其功率消耗。

有鑑於此，本發明提供一種熱切換匯流排上的資料傳輸率之方法，以便當控制晶片間的匯流排需要大量之資料傳輸時，將其熱切換至較高之資料傳輸率，而若控制晶片間的匯流排上資料傳輸需求較小時，將其熱切換至較低之資料傳輸率，以節省其功率消耗。

為達上述及其他目的，本發明提供一種可熱切換資料

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明(7)

傳輸率之匯流排，用於第一控制晶片與第二控制晶片間匯流排上之命令傳送與資料傳輸，其中之資料傳輸率可以動態地切換，且於資料傳輸率切換過程中，無須重行開機，其切換方式為當第一控制晶片接收一傳輸率切換命令時，首先，規劃(Program)第一控制晶片與第二控制晶片的傳輸率暫存器，接著判斷是否為沒有資料交易正在進行或進行之資料交易已完成，如是則第一控制晶片發出一匯流排解除連結命令，此時第一控制晶片及第二控制晶片依據此匯流排解除連結命令，使其進入匯流排解除連結狀態，而當第一控制晶片或第二控制晶片發出一匯流排再連結命令時，則第一控制晶片及第二控制晶片依據傳輸率暫存器之內容重新連結匯流排至變更後之資料傳輸率，此匯流排包括資料匯流排、命令訊號線及觸發訊號線。其中資料匯流排用以傳送位址及資料訊號；命令訊號線用以傳送命令訊號，此命令訊號至少包括匯流排解除連結命令、匯流排再連結命令、資料讀取命令及資料寫入命令；觸發訊號線用以同步門鎖命令訊號、位址及資料訊號。

如考慮單純化其匯流排仲裁機制，則可將其中之命令訊號線包括單向之上傳命令訊號線及下傳命令訊號線，而觸發訊號線包括單向之上傳觸發訊號線及下傳觸發訊號線。此匯流排適用於各種需要經由匯流排交換資訊之控制晶片，例如是電腦主機板之北橋晶片及南橋晶片。其資料傳輸率例如是於4倍北橋晶片之時脈頻率及8倍北橋晶片之時脈頻率間切換。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(3)

由上述之說明中可知，使用本發明之熱切換匯流排上的資料傳輸率之方法，則系統將不再受固定於一足夠之匯流排資料傳輸率之限制，而可於系統無須如此大量之匯流排資料傳輸率時，熱切換至較低之匯流排資料傳輸率，以節省其功率消耗。也就是說，應用本發明之系統可以在系統需要大量之資料傳輸時，將其熱切換至較高之匯流排資料傳輸率，以符合其資料傳輸需求，相反地，若系統之資料傳輸需求較小時，則將其熱切換至較低之匯流排資料傳輸率，以節省其功率消耗。

為讓本發明之上述和其他目的、特徵、和優點能更明顯易懂，下文特舉一較佳實施例，並配合所附圖式，作詳細說明如下：

圖式之簡單說明：

第1圖係顯示根據本發明一較佳實施例之VLINK BUS匯流排示意圖；

第2圖係顯示根據本發明一較佳實施例之VLINK BUS運作於4倍時脈頻率之時序圖；

第3圖係顯示根據本發明一較佳實施例之VLINK BUS運作於8倍時脈頻率之時序圖；

第4圖係顯示根據本發明一較佳實施例之第一控制晶片及第二控制晶片之狀態圖；

第5圖係顯示根據本發明一較佳實施例之VLINK BUS開機後進入連結狀態之時序圖；

第6圖係顯示根據本發明一較佳實施例之VLINK BUS

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明(4)

進入解除連結狀態，再重新進入連結狀態之時序圖：

第7圖係顯示根據本發明一較佳實施例之VLINK BUS進入解除連結狀態，再重新進入8倍時脈頻率之匯流排資料傳輸率之連結狀態時序圖；以及

第8圖係顯示根據本發明一較佳實施例之VLINK BUS訊號線之切換控制線路示意圖。

圖式標號之簡單說明：

100 VLINK BUS

110 第一控制晶片

120 第二控制晶片

510~770 時序指示點

810 資料門鎖正反器

820 多工器

實施例

以下將以本發明一較佳實施例之VLINK BUS來說明，請參考第1圖所示，其為根據本發明一較佳實施例之VLINK BUS匯流排示意圖。VLINK BUS為威盛電子公司設計發明使用於控制晶片組間的匯流排。由圖中可知，本發明之VLINK BUS 100係連接第一控制晶片110與第二控制晶片間120之匯流排，其用以提供兩晶片之資料傳輸使用，在此第一控制晶片例如是電腦主機板上之北橋晶片，而第二控制晶片例如是電腦主機板上之南橋晶片，圖中顯示此VLINK BUS 100包括資料匯流排(VD[7:0])、命令訊號線(UPCMD、DNCMD)、觸發訊號線(UPSTB、UPSTB#、DNSTB

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明(5)

及DNSTB#)、長度/位元組致能訊號線(VBE)及同位元檢查訊號線(VPAR)。其中之命令訊號線包括單向之上傳命令訊號線(UPCMD)及下傳命令訊號線(DNCMD)，而觸發訊號線包括單向之上傳觸發訊號線(UPSTB、UPSTB#)及下傳觸發訊號線(DNSTB、DNSTB#)。資料匯流排(VD[7:0])用以傳送位址及資料訊號，上傳命令訊號線(UPCMD)及下傳命令訊號線(DNCMD)用以傳送命令訊號，此命令訊號至少包括匯流排解除連結命令、匯流排再連結命令、資料讀取命令及資料寫入命令。上傳觸發訊號線(UPSTB、UPSTB#)及下傳觸發訊號線(DNSTB、DNSTB#)用以同步門鎖資料匯流排(VD[7:0])、上傳命令訊號線(UPCMD)及下傳命令訊號線(DNCMD)所傳送之命令訊號、位址及資料訊號。

請參考第2圖所示，其為根據本發明之VLINK BUS運作於4倍時脈頻率之時序圖。圖中第一控制晶片例如是電腦主機板之北橋晶片之時脈頻率為66MHz，而下傳觸發訊號線(DNSTB、DNSTB#)則為其時脈頻率之兩倍，因此，利用下傳觸發訊號線(DNSTB、DNSTB#)來門鎖資料匯流排(VD[7:0])及下傳命令訊號線(DNCMD)所傳送之命令訊號位址及資料訊號，則可知圖中之資料傳輸率係4倍於北橋晶片之時脈頻率。反之，資料上傳時也是以類似之方法來產生4倍的資料傳輸率。

請參考第3圖所示，其為根據本發明之VLINK BUS運作於8倍時脈頻率之時序圖。圖中第一控制晶片例如是電腦主機板之北橋晶片之時脈頻率為66MHz，而下傳觸發訊號

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(ㄟ)

線(DNSTB、DNSTB#)則為其時脈頻率之4倍，因此，利用下傳觸發訊號線(DNSTB、DNSTB#)來門鎖資料匯流排(VD[7:0])及下傳命令訊號線(DNCMD)所傳送之命令訊號、位址及資料訊號，則可知圖中之資料傳輸率係8倍於北橋晶片之時脈頻率。反之，資料上傳時也是以類似之方法來產生8倍的資料傳輸率。

請參考第4圖所示，其為根據本發明一較佳實施例之第一控制晶片及第二控制晶片之狀態圖，圖中第一控制晶片110例如是電腦主機板之北橋晶片及第二控制晶片120例如是電腦主機板之南橋晶片係經由VLINK BUS 100來傳送命令、位址及資料訊號，其中第一控制晶片110及第二控制晶片120均包含有RECONN0、RECONN1、RECONN2、RECONN3、CONNECT、DISCONN1及DISCONNECT等狀態，不同的是第一控制晶片110於重開機(RESET)時係直接進入RECONN0之狀態，而第二控制晶片120於重開機時係直接進入DISCONNECT之狀態。在重開機時，第一控制晶片110將主動驅動下傳命令訊號線(DNCMD)一個時脈週期用以代表匯流排再連結命令，並經由RECONN1、RECONN2及RECONN3進入CONNECT狀態，而第二控制晶片120則於DISCONNECT狀態透過解譯下傳命令訊號線(DNCMD)之匯流排再連結命令，而經由RECONN2及RECONN3進入CONNECT狀態。

請參考第5圖所示，其為根據本發明一較佳實施例之

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明(7)

VLINK BUS開機後進入連結狀態之時序圖，請配合參考第4圖之狀態圖，由上述之說明可知，第一控制晶片110於重開機時係進入RECONN0之狀態，而第二控制晶片120於重開機時係進入DISCONNECT之狀態，是故當第一控制晶片於圖中之510進入RECONN1時，主動驅動下傳命令訊號線(DNCMD)一個時脈週期用以代表匯流排再連結命令，而第二控制晶片120則於圖中之520解譯到下傳命令訊號線(DNCMD)之匯流排再連結命令，此時，第一控制晶片110及第二控制晶片120將同時進入RECONN2狀態，並於兩個時脈週期後圖中之530時同時進入CONNECT狀態，此時，上傳觸發訊號線(UPSTB、UPSTB#)及下傳觸發訊號線(DNSTB、DNSTB#)開始致動。

請參考第6圖所示，其為根據本發明一較佳實施例之VLINK BUS進入解除連結狀態，再重新進入連結狀態之時序圖。請配合參考第4圖之狀態圖，在第6圖中，第一控制晶片110將於圖中之610開始透過下傳命令訊號線DNCMD，發出匯流排解除連結命令，於圖中之620時，第二控制晶片120解譯到下傳命令訊號線DNCMD之匯流排解除連結命令，則與第一控制晶片同時進入DISCONN1狀態，並於一個時脈週期後圖中之630同時進入DISCONNECT狀態，此時，第一控制晶片110及第二控制晶片120將會關閉上傳觸發訊號線(UPSTB、UPSTB#)及下傳觸發訊號線(DNSTB、DNSTB#)之致動以節省其功率消耗。本圖中，於第一控制晶片110及第二控制晶片120均為DISCONNECT狀

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明(8)

態時，因第二控制晶片120有傳送資料之需求，乃由DISCONNECT狀態進入RECONN0之狀態，第二控制晶片120並於圖中之640時進入RECONN1，且主動驅動上傳命令訊號線(UPCMD)一個時脈週期用以代表匯流排再連結命令，而第一控制晶片110則於圖中之650解譯到上傳命令訊號線(UPCMD)之匯流排再連結命令，此時，第一控制晶片110及第二控制晶片120將同時進入RECONN2狀態，並於兩個時脈週期後圖中之660時同時進入CONNECT狀態，此時，上傳觸發訊號線(UPSTB、UPSTB#)及下傳觸發訊號線(DNSTB、DNSTB#)重新開始致動，以提供資料傳輸之需求。

請參考第7圖所示，其為根據本發明一較佳實施例之VLINK BUS進入解除連結狀態，再重新進入8倍時脈頻率之匯流排資料傳輸率之連結狀態時序圖。圖中，本發明之第一控制晶片與第二控制晶片皆需提供一內部暫存器R8XVK(此為傳輸率暫存器)及一內部訊號MODE8X，用來決定VLINK BUS再連結時之資料傳輸率，本例中，當R8XVK為低準位時，其資料傳輸率為4倍於匯流排的時脈頻率，而當R8XVK為高準位時，其資料傳輸率為8倍於匯流排的時脈頻率。圖中說明了匯流排之資料傳輸率是如何由4倍時脈頻率”熱切換”至8倍時脈頻率，而不需經由重開機來變更其資料傳輸率。當系統認為目前之匯流排資料傳輸率已明顯不足或有更高之資料傳輸率需求時，將透過應用程式或驅動程式發出一傳輸率切換命令來同時規劃(Program)第一控制

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明 (9)

晶片以及第二控制晶片內的暫存器R8XVK為高準位，如圖中之710所示。接著並由第一控制晶片於圖中之720時發出匯流排解除連結命令，且於圖中之730時第一控制晶片及第二控制晶片同時進入DISCONNECT狀態，因第一控制晶片有匯流排資料傳輸需求，於是第一控制晶片於圖中之740時透過驅動下傳命令訊號線(DNCMD)一個時脈週期用以代表匯流排再連結命令，而第二控制晶片120則於圖中之750解譯到下傳命令訊號線(DNCMD)之匯流排再連結命令，此時，第一控制晶片110及第二控制晶片120將同時進入RECONN2狀態，並於圖中之760時，由第8圖之資料門鎖正反器810將R8XVK的輸出門鎖至其輸出端MODE8X，而此內部控制訊號MODE8X則作為多工器820之選擇輸入，以選擇將8倍時脈頻率之驅動輸出訊號輸出至匯流排訊號線上，此時，上傳命令訊號線(UPCMD)及下傳命令訊號線(DNCMD)亦將由低準位作動(active low)變更為高準位作動(active high)，並於再一個時脈週期後圖中之770時，第一控制晶片110及第二控制晶片120同時進入CONNECT狀態，此時，上傳觸發訊號線(UPSTB、UPSTB#)及下傳觸發訊號線(DNSTB、DNSTB#)開始致動於4倍時脈頻率，亦即，此時匯流排之資料傳輸率已”熱切換”至8倍時脈頻率。

熟習此藝者當可知悉，當系統認為目前沒有較高之資料傳輸率需求時，即可透過應用程式或驅動程式來規劃暫存器R8XVK為低準位，以將匯流排之資料傳輸率由8倍時脈頻率”熱切換”至4倍時脈頻率，而不需經由重開機來變更其

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明(10)

資料傳輸率之工作方式，因為它不過是上述說明之相反程序而已。

由上述說明中，可歸納出一種熱切換匯流排資料傳輸率之方法，用以動態地切換第一控制晶片與第二控制晶片間之資料傳輸率，且於資料傳輸率切換過程中，無須重行開機，此方法包括下列步驟：首先第一控制晶片與第二控制晶片接收一傳輸率切換命令；然後當沒有資料交易正在進行或進行中之資料交易已完成時，第一控制晶片發出一匯流排解除連結命令；再來，第一控制晶片及第二控制晶片依據此匯流排解除連結命令，使其進入匯流排解除連結狀態；當有資料傳送需求時，由第一控制晶片或第二控制晶片發出一匯流排再連結命令；此時，第一控制晶片及第二控制晶片依據傳輸率切換命令，重新連結至變更後之匯流排資料傳輸率。

是故吾人可知，使用本發明之熱切換匯流排上的資料傳輸率之方法，則系統將不再受固定於一足夠之資料傳輸率之限制，而可於系統無須如此大量之匯流排資料傳輸率時，熱切換至較低之資料傳輸率，以節省其功率消耗。也就是說，應用本發明之系統可以在系統需要大量之資料傳輸時，將其熱切換至較高之資料傳輸率，以符合其資料傳輸需求，相反地，若系統之資料傳輸需求較小時，則將其熱切換至較低之資料傳輸率，以節省其功率消耗。

雖然本發明已以一較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明(\\)

神和範圍內，當可作各種之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

(請先閱讀背面之注意事項再填寫本頁)

裝 · 訂 · 線

六、申請專利範圍

1. 一種熱切換匯流排上的資料傳輸率之方法，用以在
一第一控制晶片與一第二控制晶片之間動態地切換該匯流
排上的該資料傳輸率，該方法包括下列步驟：

該第一控制晶片與該第二控制晶片接收一傳輸率切
換命令；

當沒有資料交易正在進行及進行中之資料交易已完
成二者擇一時，該第一控制晶片發出一匯流排解除連結命
令；

該第一控制晶片及該第二控制晶片依據該匯流排解
除連結命令，使其進入匯流排解除連結狀態；

由該第一控制晶片及該第二控制晶片二者擇一發出一
匯流排再連結命令；以及

該第一控制晶片及該第二控制晶片依據該傳輸率切
換命令，重新連結至變更後之該資料傳輸率。

2. 如申請專利範圍第1項所述之熱切換匯流排上的資
料傳輸率之方法，其中該第一控制晶片為一北橋晶片，該
第二控制晶片為一南橋晶片。

3. 如申請專利範圍第2項所述之熱切換匯流排上的資
料傳輸率之方法，其中該資料傳輸率係於4倍該北橋晶片之
時脈頻率及8倍該北橋晶片之時脈頻率間切換。

4. 如申請專利範圍第1項所述之熱切換匯流排上的資
料傳輸率之方法，其中該第一控制晶片以及該第二控制晶
片皆具有一傳輸率暫存器用以暫存該傳輸率切換命令。

5. 一種熱切換匯流排上的資料傳輸率之方法，該方法

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

六、申請專利範圍

包括下列步驟：

一第一控制晶片與一第二控制晶片間之一匯流排在中斷一資料傳輸之前，接收一傳輸率切換信號；以及

該第一控制晶片與該第二控制晶片在重新連結時，根據該傳輸率切換信號，提供複數個資料傳輸率其中之一於該匯流排。

6. 如申請專利範圍第5項所述之熱切換匯流排資料傳輸率之方法，其中該第一控制晶片為一北橋晶片，該第二控制晶片為一南橋晶片。

7. 如申請專利範圍第6項所述之熱切換匯流排資料傳輸率之方法，其中該些資料傳輸率至少包括4倍該北橋晶片之時脈頻率及8倍該北橋晶片之時脈頻率。

8. 如申請專利範圍第5項所述之熱切換匯流排上的資料傳輸率之方法，其中該第一控制晶片以及該第二控制晶片皆具有一傳輸率暫存器用以暫存該傳輸率切換命令。

9. 一種熱切換匯流排上的資料傳輸率之方法，用以在一第一控制晶片與一第二控制晶片之間的一匯流排上動態的切換複數個資料傳輸率，該方法包括下列步驟：

該第一控制晶片與該第二控制晶片接收一資料傳輸率切換命令，並將該資料傳輸率切換命令暫存於該第一控制晶片以及該第二控制晶片之一傳輸率暫存器中；

當沒有資料交易正在進行及進行中之資料交易已完成二者擇一時，發出一匯流排解除連結命令，使該第一控制晶片與該第二控制晶片進入一匯流排解除連結狀態；以

六、申請專利範圍

及

當該第一控制晶片及該第二控制晶片二者擇一發出一匯流排再連結命令時，該第一控制晶片及該第二控制晶片依據該傳輸率暫存器之內容，切換該些資料傳輸率其中之一於該匯流排上。

10. 如申請專利範圍第9項所述之熱切換匯流排上的資料傳輸率之方法，其中該第一控制晶片為一北橋晶片，該第二控制晶片為一南橋晶片。

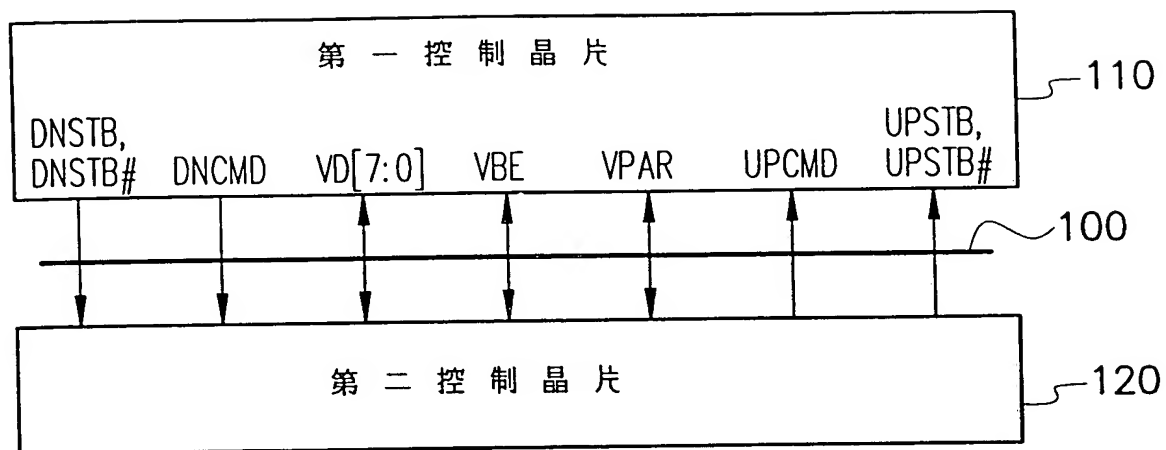
11. 如申請專利範圍第10項所述之熱切換匯流排資料傳輸率之方法，其中該些資料傳輸率係至少包括4倍該北橋晶片之時脈頻率及8倍該北橋晶片之時脈頻率。

(請先閱讀背面之注意事項再填寫本頁)

裝

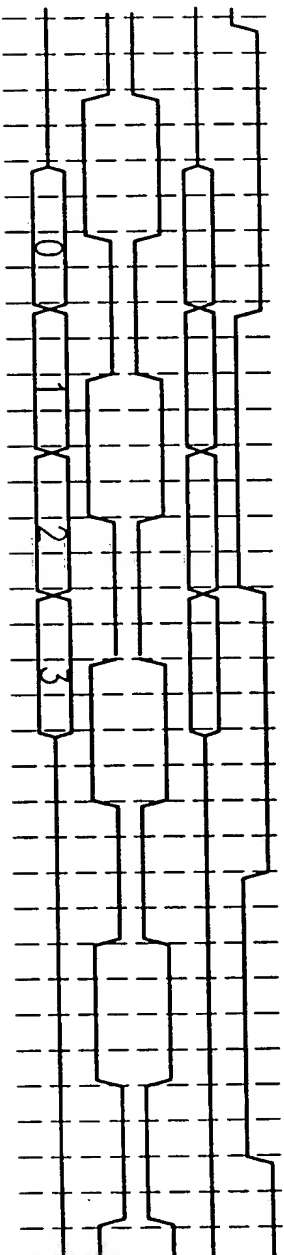
訂

線



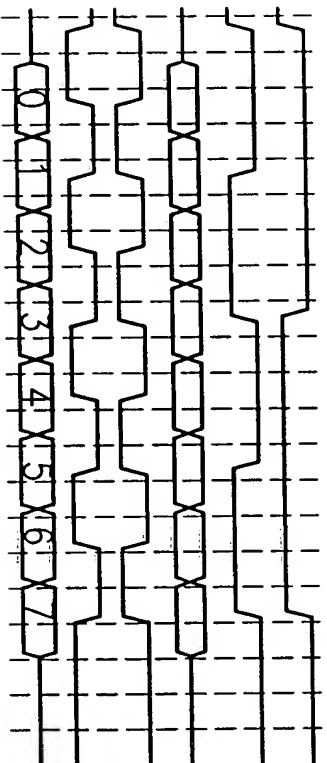
第 1 圖

66MHz
DNCMD
DNSTB
DNSTB#
VD[7:0]

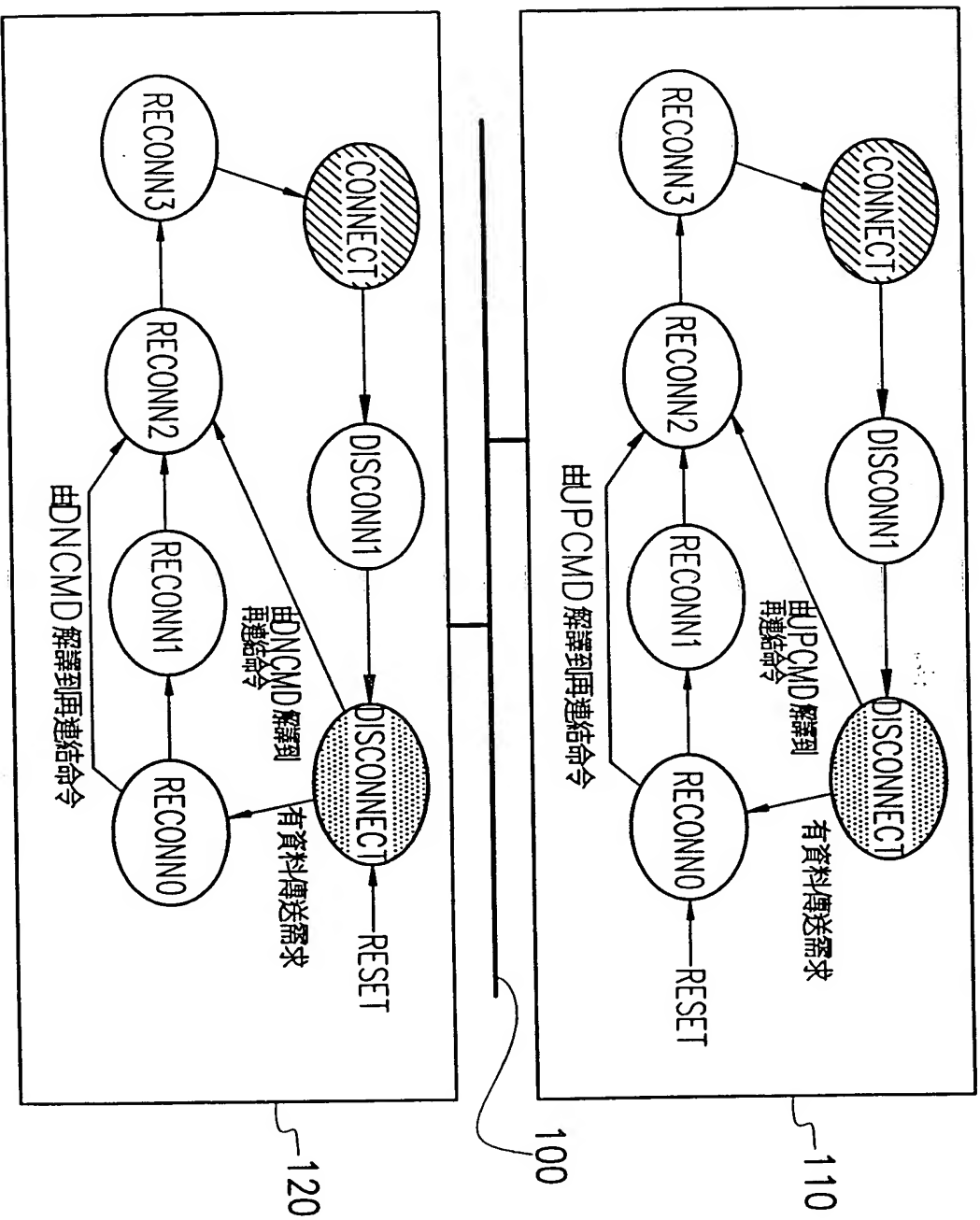


第 2 圖

66MHz
133MHz
DNCMD
DNSTB
DNSTB#
VD[7:0]

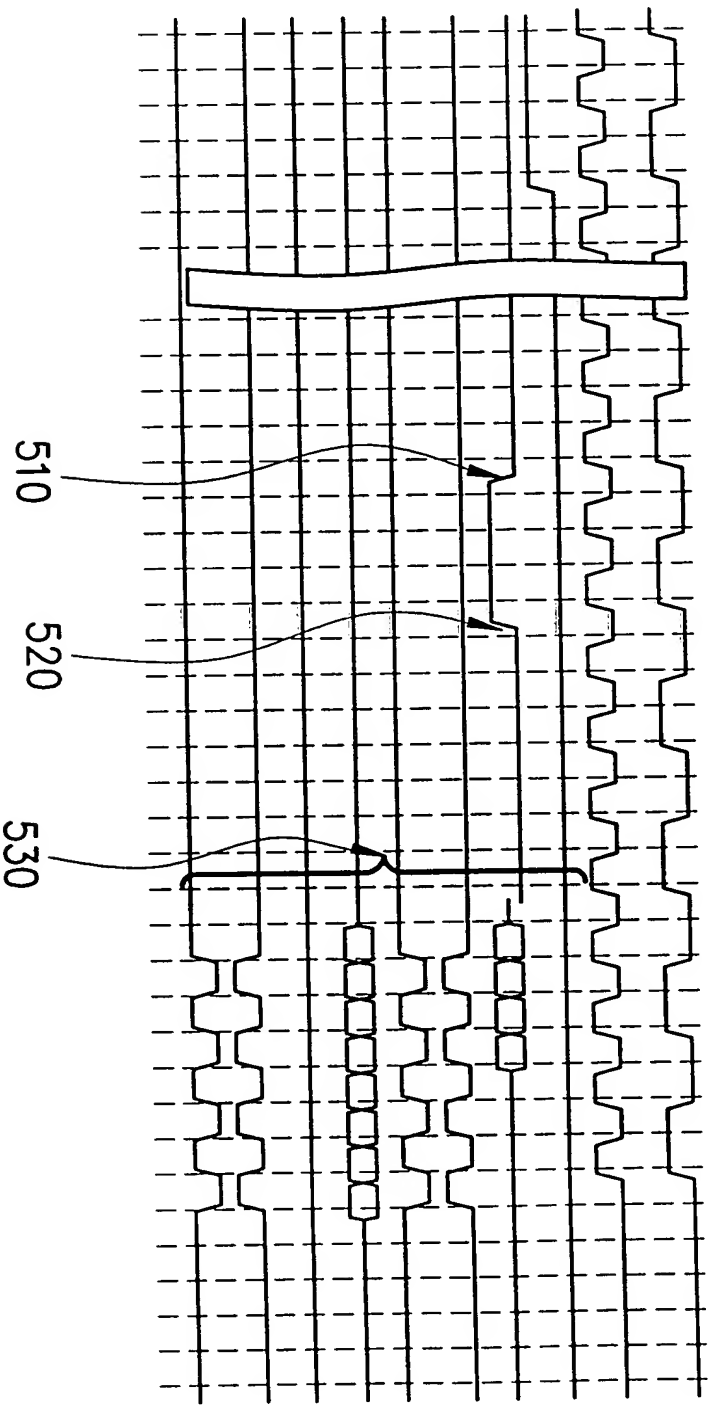


第 3 圖

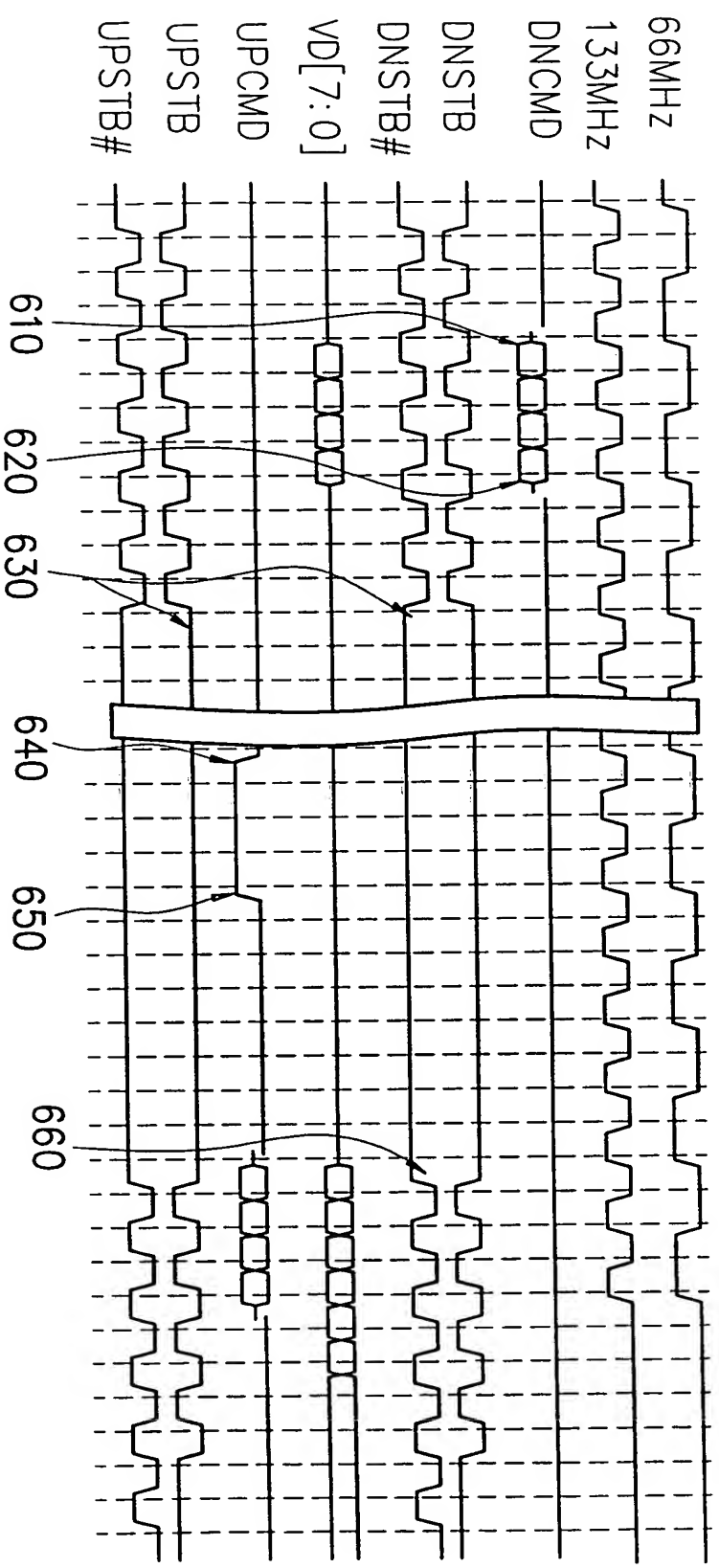


第 4 圖

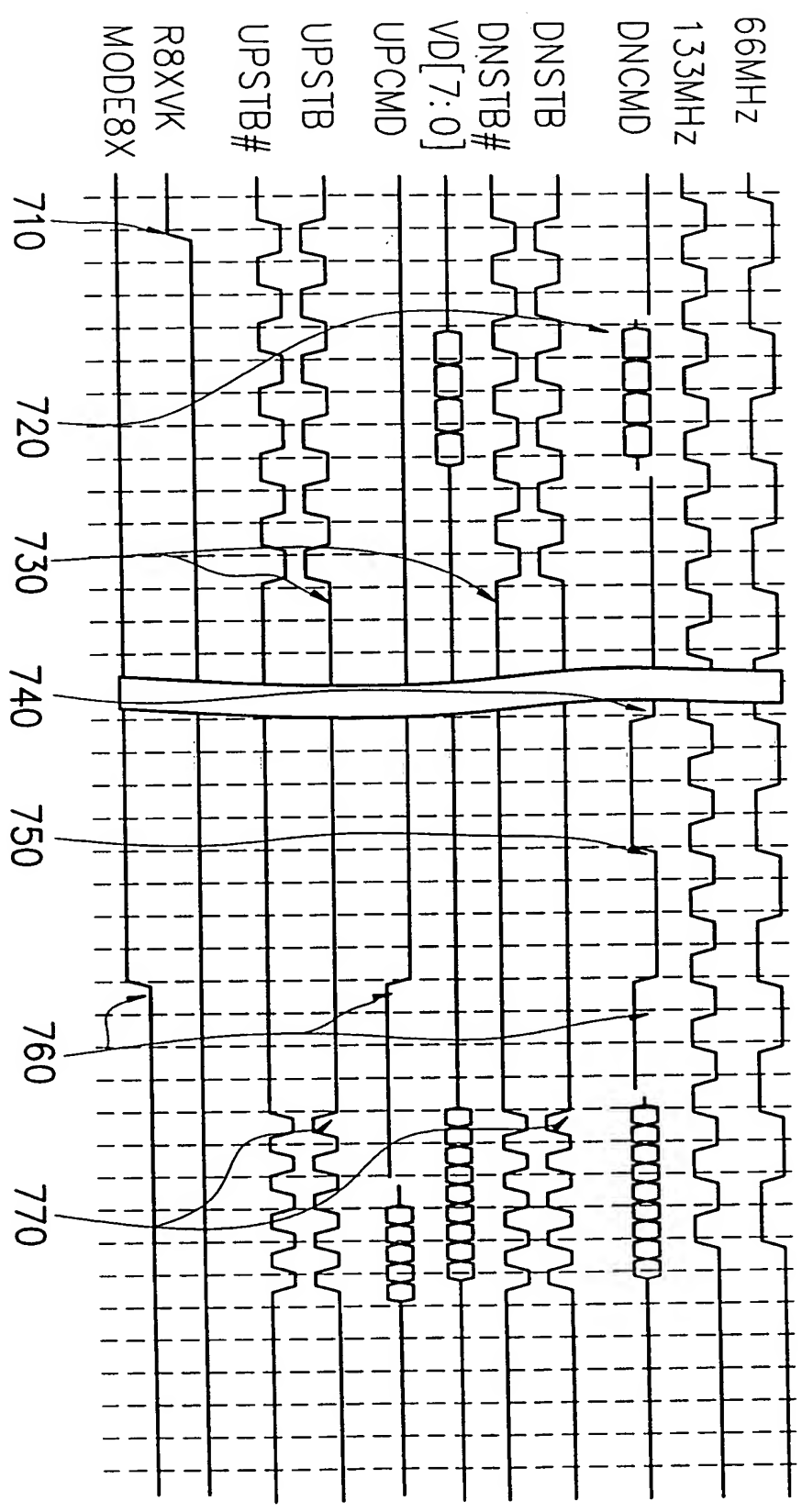
66MHz
133MHz
RESET
DNCMD
DNSTB
DNSTB#
VD[7:0]
UPCMD
UPSTB
UPSTB#



第 5 圖

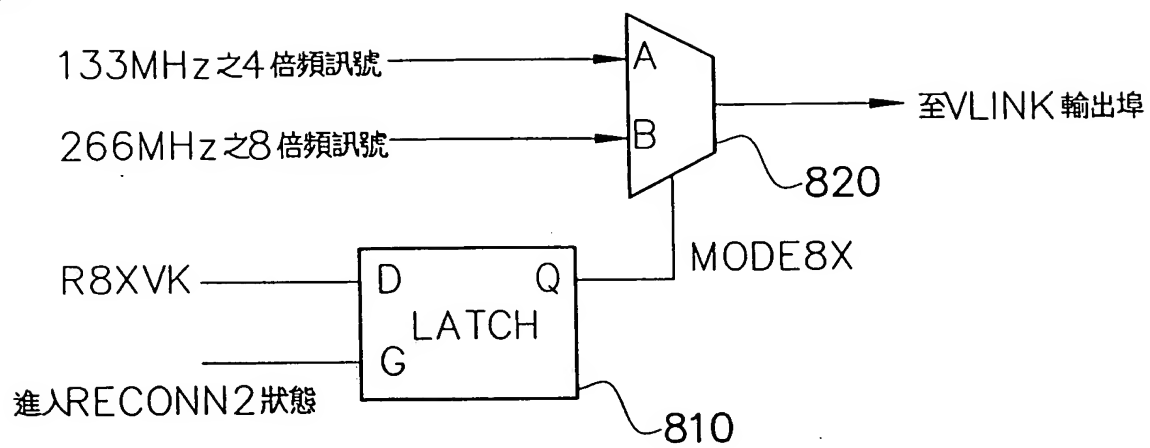


第 6 圖



第 7 圖

8269TW



第 8 圖